

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G03F 1/08		(45) 공고일자	1997년12월26일
		(11) 등록번호	특0127662
		(24) 등록일자	1997년10월23일
(21) 출원번호	특1994-004785	(65) 공개번호	특1995-0027489
(22) 출원일자	1994년03월11일	(43) 공개일자	1995년10월18일
(73) 특허권자	현대전자산업주식회사 김주용		
(72) 발명자	경기도 이천군 부발읍 아미리 산136-1 함영목		
(74) 대리인	서울특별시 서대문구 홍은동 265-215 최승민, 신영무		

심사관 : 이치영 (특허공보 제5207호)

(54) 반도체 소자의 위상반전 마스크 제조방법

요약

본 발명은 반도체 소자의 위상반전 마스크(Phase Shift Mask) 제조하는 방법에 관한 것으로, 빛투과 영역과 비투과 영역을 설정하는 감광막 패턴을 석영 기판상에 형성한 다음, 상기 감광막 패턴을 이용한 식각 공정으로 석영 기판을 소정 깊이 식각하여 빛 투과 영역에 식각홀을 형성하고, 상기 식각홀의 가운데 부분에 소정의 폭을 갖는 크롬막을 형성함으로써 빛 투과시에 상기 빛 투과영역과 비투과영역의 경계를 이루는 식각홀의 가장자리 부분에서 위상반전이 180° 일어나 빛 투과 강도를 0(Zero)으로 만들기 때문에 반도체 패턴 형성시 공정 마진 및 해상력을 증대시켜 248nm의 단파장을 갖는 DUV(Deep Ultraviolet)용으로도 사용가능하게 하여 256M DRAM급 이상의 고집적 반도체 소자 제조 공정에도 적용시킬 수 있는 림형(Rim Type)의 위상반전 마스크를 제조하는 방법에 관해 기술된다.

도표도

도1

명세서

[발명의 명칭]

반도체 소자의 위상반전 마스크 제조방법

[도면의 간단한 설명]

제1A도 내지 제1F도는 본 발명에 의한 반도체 소자의 위상반전 마스크를 제조하는 단계를 도시한 단면도.

제2도는 본 발명의 위상반전 마스크의 빛 강도 분포도.

도면의 주요부분에 대한 부호의 설명

1 : 석영기판 2 : 제1감광막

3 : 식각홀 4 : 질화막 스페이서

5 : 크롬 6 : 제2감광막

10 : 위상반전 마스크 A : 빛 투과영역

B : 빛 비투과영역

[발명의 상세한 설명]

본 발명은 반도체 소자의 위상반전 마스크(Phase Shift Mask) 제조 방법에 관한 것으로, 특히 빛 투과영역과 비투과 영역을 설정하는 감광막 패턴을 석영 기판상에 형성한 다음, 상기 감광막 패턴을 이용한 식각 공정으로 석영 기판을 소정 깊이 식각하여 빛 투과 영역에 식각홀을 형성하고, 상기 식각홀의 가운데 부분에 소정의 폭을 갖는 크롬막을 형성함으로써 빛 투과시에 상기 빛 투과영역과 비투과영역의 경계를 이루는 식각홀의 가장자리 부분에서 위상 반전이 180° 일어나 빛 투과 강도를 0(Zero)으로 만들기 때문에 반도체 패턴 형성시 공정 마진 및 해상력을 증대시켜 248nm의 단파장을 갖는 DUV(Deep Ultraviolet)용으로도 사용가능하게 하여 256M DRAM급 이상의 고집적 반도체 소자 제조 공정에도 적용시킬 수 있는 림형(Rim Type)의 위상반전 마스크 제조 방법에 관한 것이다.

일반적으로, 반도체 소자의 리소그래피(Lithography) 공정에 사용되는 마스크는 석영기판에 소정의 크롬 패턴이 형성된 일반적인 마스크(Conventional Mask)와 위상반전 물질을 사용하는 위상반전 마스크가 있다.

상기 일반적인 크롬 마스크는 반도체 소자의 제조 공정에 널리 이용되고 있으나 반도체 소자가 고집적화

되어감에 따라 마스크의 크롬 패턴 크기를 작게 형성시킴에 한계가 있고, 또한 패턴 사이에 간섭 효과가 발생하여 공정 마진 및 해상력이 저하되어 고집적 반도체 소자의 제조에 적용이 불가능하다.

또한, 상기 위상반전 마스크는 상기 일반적인 크롬 마스크보다 공정 마진 및 해상력이 우수하며, 64M DRAM 이상의 반도체 소자의 제조에 대응할 수 있는 리소그래피 기술이 가능하며, 장파장인 지-라인(G-line, $\lambda=436\text{nm}$) 및 아이-라인(I-line, $\lambda=365\text{nm}$)과 단파장인 엑시머 레이저(Excimer Laser, $\lambda=248\text{nm}$) 노광 시스템 등에 사용 가능하다.

그러나 반도체 소자에 따른 최적의 위상반전 마스크를 제작하기 위하여 크롬 패턴 설치를 위한 설계 뿐만 아니라 위상반전물(Shift Material)연구 및 분석 그리고 이와 관련된 설계등이 난해한 문제가 있고, 위상반전물에 의하여 위상반전 효과를 얻기 때문에 빛 투과율이 떨어져 단파장을 갖는 DUV용으로 사용할 때 다소 빛 분포 콘트라스트(Contrast)가 저하된다.

따라서, 본 발명은 일반적인 크롬 마스크의 단점을 해결하고, 기존의 위상 반전 마스크의 공정효과를 얻 으면서도 빛 분포 콘트라스트가 증가되고 제조하기 용이한 링형 위상반전 마스크를 제조하는 방법을 제공 함에 그 목적이 있다.

이러한 목적을 달성하기 위한 본 발명의 위상반전 마스크 제조 방법은 소정의 석영기판(1)상에 전자 빔으 로 제1감광막(2)을 패턴화하여 빛 투과 영역(A)과 빛 비투과 영역(B)을 설정하는 단계와, 상기 단계로부 터 패턴화된 제1감광막(2)을 식각 정지층으로 한 비등방성 식각방식으로 석영기판(1)의 노출 부위인 비 투과영역(B) 부분을 소정 깊이로 식각하여 식각홀(3)을 형성하는 단계와, 상기 단계로부터 패턴화된 제1감 광막(2)을 제거한 후 상기 식각홀(3) 측벽에 질화막 스페이서(4)를 형성하는 단계와, 상기 단계로부터 질 화막 스페이서(4)가 형성된 식각홀(3) 저면부를 포함한 석영기판(1) 표면에 크롬(5)을 증착하는 단계와, 상 기 단계로부터 질화막 스페이서(4)를 제거하고, 전체구조상부에 제2감광막(6)을 도포한 후 에치백 공정 으로 상기 제2감광막(6)을 상층의 크롬(5)이 노출될 때까지 식각하는 단계와, 상기 단계로부터 식각홀(3) 내에 남아있는 제2감광막(6)을 식각 정지층으로 하여 상기 노출된 상층의 크롬(5)을 제거하는 단계와, 상 기 단계로부터 남아있는 제2감광막(6)을 제거하여 식각홀(3) 가운데 부분에 소정의 폭을 갖는 하층 크롬(5)을 남겨 링형 위상반전 마스크(10)를 완성하는 단계로 이루어지는 것을 특징으로 한다.

이하, 본 발명을 첨부된 도면을 참조하여 상세히 설명하기로 한다.

제1A도 내지 제1F도는 본 발명의 위상반전 마스크를 제조하는 단계를 도시한 단면도로서, 제1A도는 소정 의 석영기판(1)상에 제1감광막(2)을 도포한 후, 상기 제1감광막(2)을 전자 빔(E-Beam)으로 패턴화한 상태 를 도시한 것이다.

상기 패턴화된 제1감광막(2)은 패턴 부분이 빛 투과 영역(A)이 되고, 식각된 부분이 빛 비투과 영역(B)이 되도록 설정한다.

제1B도는 상기 패턴화된 제1감광막(2)을 식각 정지층으로 한 비등방성 식각방식으로 석영 기판(1)의 노출 부위인 빛 투과 영역(B)부분을 소정 깊이로 식각하여 식각홀(3)을 형성한 후, 상기 패턴화된 제1감광막(2)을 제거한 상태를 도시한 것이다.

제1C도는 상기 식각홀(3)이 형성된 석영 기판(1)상에 질화막을 형성한 후 블랭킷 식각(Blanket Etch)으로 식각홀(3) 측벽에 질화막 스페이서(4)를 형성한 상태를 도시한 것이다.

상기 질화막 스페이서(4) 대신에 폴리실리콘 스페이서를 형성할 수 있다.

제1D도는 상기 질화막 스페이서(4)가 형성된 식각홀(3) 저면부를 포함한 석영기판(1) 표면에 크롬(5)을 증착한 상태를 도시한 것으로, 이때 상기 증착된 크롬(5)은 질화막 스페이서(4)에 의하여 상·하층으로 나누어져 형성된다.

제1E도는 상기 질화막 스페이서(4)를 식각 공정으로 제거하고, 전체구조 상부에 제2감광막(6)을 도포한 후 에치백(Etch Back)공정을 실시하여 상층의 크롬(5)을 노출시킨 상태를 도시한 것이다.

제1F도는 식각홀(3)내에 남아있는 제2감광막(6)을 식각 정지층으로 상기 노출된 상층 크롬(5)을 제거하여 빛 투과영역(A)을 이루게 하고, 이후 남아있는 제2감광막(6)을 제거하여 식각홀(3) 가운데 부분에 소정의 폭을 갖는 하층 크롬(5)을 남겨 빛 투과영역(B)을 이루게 하여 본 발명의 링형 위상반전 마스크(10)를 완 성한 상태로 도시한 것이다.

상기한 공정으로 제조된 본 발명의 위상반전 마스크(10)는 식각홀(3) 측벽 즉, 수직으로 식각된 가장자리 부분에서 180° 위상반전이 일어나는 원리를 이용한 것으로, 빛 강도 분포도를 도시한 제2도에 잘 나타나 있다.

제2도에 도시된 바와 같이 위상반전 마스크(10)에 빛을 투과시키면 식각홀(3) 측벽에서 180° 위상반전이 일어나 빛 강도를 0(Zero)으로 만든다. 따라서 공정 마진 및 해상력이 증대되며, 더우기 투과율이 좋은 석영 기판을 이용하여 위상반전 효과를 얻을 수 있어 반도체의 패턴 형성을 더욱 양호하게 형성시킬 수 있다.

상술한 바와 같이 본 발명의 위상반전 마스크는 빛 투과 영역의 석영 기판을 소정 깊이 식각한 링형으로 위상반전 물질을 사용하지 않고도 위상반전 효과를 얻을 수 있어 공정 마진 및 해상력을 증대시킬 수 있 으며, 투과율이 우수하여 장파장 뿐만 아니라 단파장을 갖는 DUV 용으로 사용 가능하며 고집적 반도체 소 자의 제조공정에도 적용할 수 있으며, 또한 제조 공정시 크롬패턴 설치를 위한 설계와 위상반전 마스크 설계가 특별히 요구되지 않아 제조가 용이하다.

(57) 청구의 범위

청구항 1

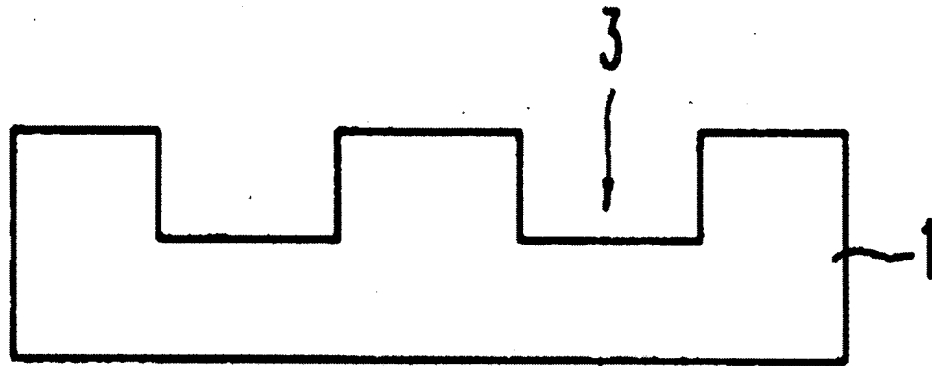
반도체 소자의 위상반전 마스크 제조 방법에 있어서, 석영기판상에 전자 빔으로 제1감광막을 패턴화하여 빛 투과영역과 빛 비투과영역을 설정하는 단계와, 상기 단계로부터 패턴화된 제1감광막을 식각정지층으로 한 비등방성 식각 방식으로 석영기판의 노출부위인 빛 비투과영역의 부분을 소정깊이로 식각하여 식각 홈을 형성하는 단계와, 상기 단계로부터 패턴화된 제1감광막을 제거한 후 상기 식각홈 측벽에 절화막 스페이서를 형성하는 단계와, 상기 단계로부터 절화막 스페이서가 형성된 식각홈 저면부를 포함한 석영기판에 크롬을 증착하는 단계와, 상기 단계로부터 절화막 스페이서를 제거하고, 전체구조상부에 제2감광막을 도포한 후 에치백 공정으로 상기 식각홈에 형성된 크롬을 제외한 나머지 크롬이 노출될때까지 상기 제2감광막을 식각하는 단계와, 상기 단계로부터 식각홈내에 남아있는 제2감광막을 식각 정지층으로 하여 상기 노출된 크롬을 제거하는 단계와, 상기 단계로부터 남아있는 제2감광막을 제거하여 식각홈 가운데 부분에 소정의 폭을 갖는 크롬을 남겨 링형 위상반전 마스크를 완성하는 단계로 이루어지는 것을 특징으로 하는 반도체 소자의 위상반전 마스크 제조 방법.

참구항 2

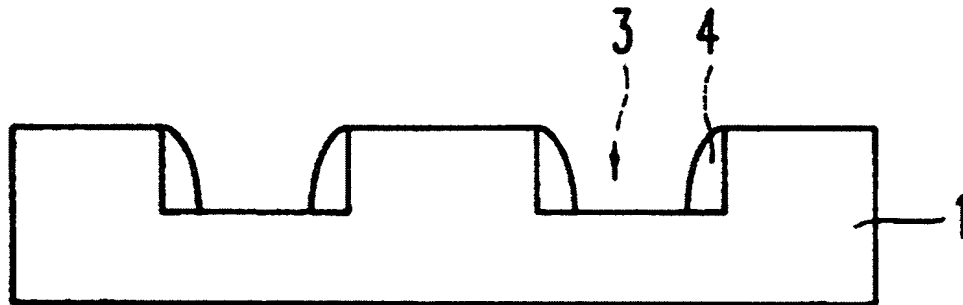
제1항에 있어서, 상기 식각홈 측벽에서 180° 위상반전이 일어나 빛 강도를 0으로 되게 하는 것을 특징으로 하는 반도체 소자의 위상반전 마스크 제조 방법.

도면

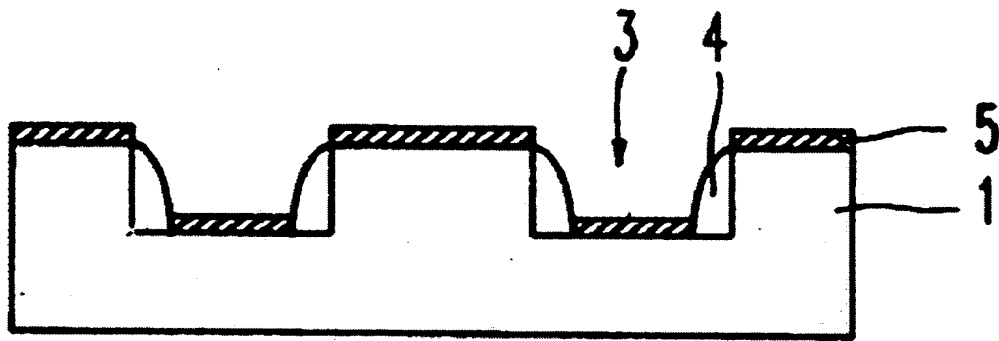
도면 1



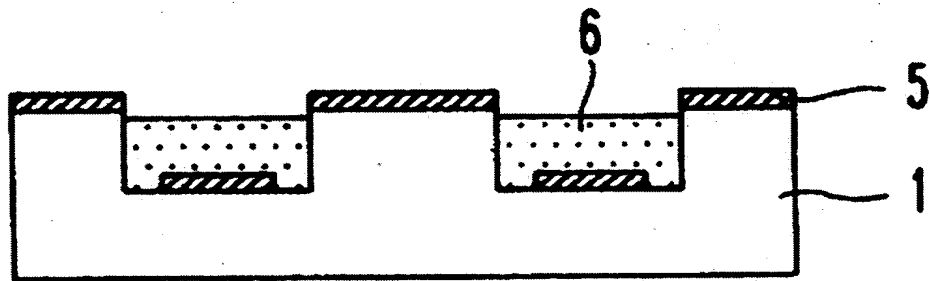
도면 2



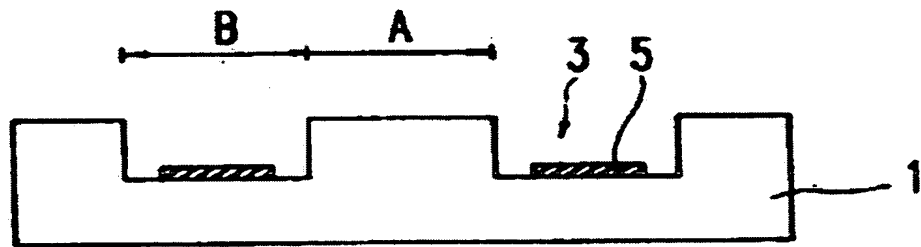
도면 10



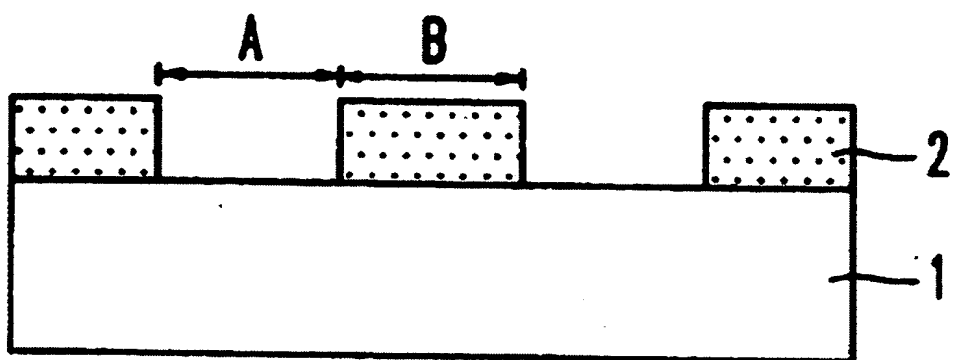
도면 11



도면 12



도 1



도 2

